

Introducción a las Computadoras

Capítulo 2 Evolución y Prestaciones

ENIAC – Reseña histórica

- Electronic Numerical Integrator And Computer
 - Eckert y Mauchly
 - Universidad de Pennsylvania
- Tablas de trayectorias para armamento
- Comenzó en 1943 y fue finalizada en 1946
- Utilizada hasta 1955

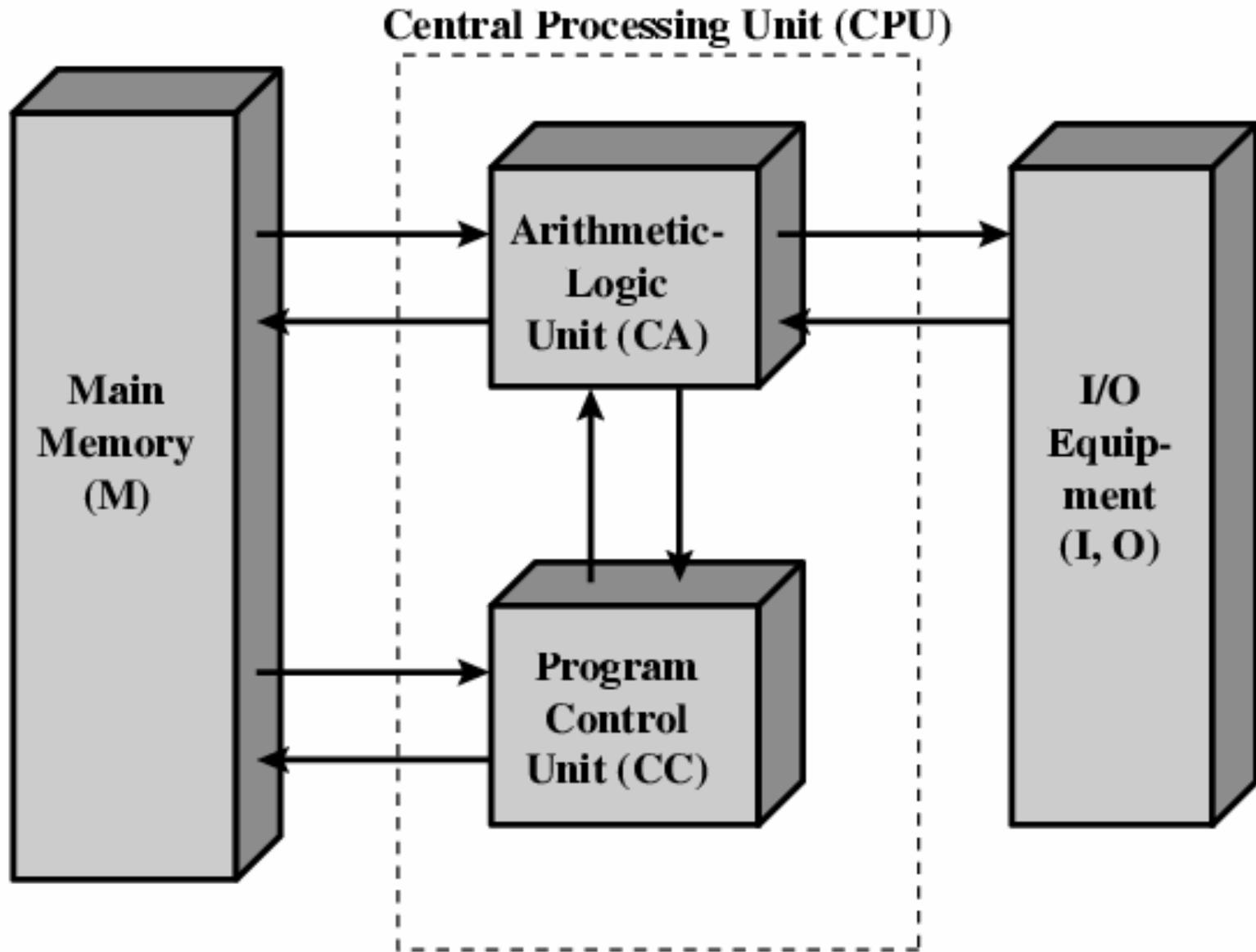
ENIAC - detalles

- Decimal (no binaria)
- Memoria de 20 acumuladores de 10 dígitos
- Programable manualmente por interruptores
- 18.000 tubos de vacío
- 30 toneladas
- 1350 m²
- 140 kW de consumo
- 5.000 sumas/segundo

Von Neumann/Turing

- Concepto de **Programa Almacenado**
 - La **memoria principal** almacena el **programa** y los **datos**
- Aritmética **binaria** (ALU)
- La **unidad de control** interpreta las instrucciones de memoria y las ejecuta
- Equipamiento de E/S es operado por la Unidad de Control
- Princeton Institute for Advanced Studies
 - IAS
- Terminada en 1952

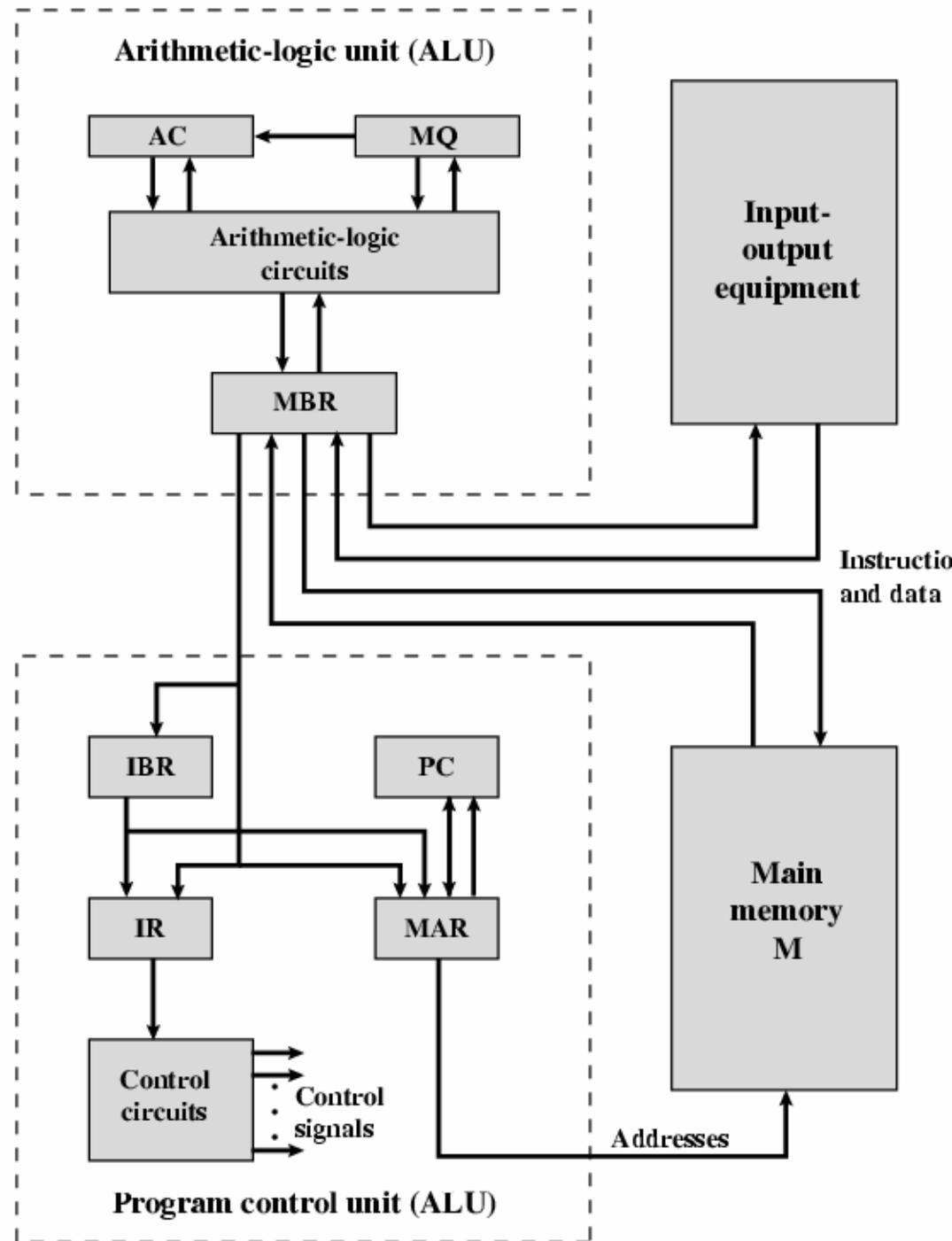
Estructura de la maquina de von Neumann



IAS – sus detalles

- 1000 **palabras** de 40 bits
 - Representación binaria
 - Almacena 2 instrucciones de 20bits
- Registros (en la CPU)
 - Temporal de Memoria
 - Direcciones
 - De Instrucción
 - Temporal de Instrucción
 - Contador de Programa
 - Acumulador y Multiplicador Cociente

Estructura IAS



Computadoras Comerciales

- 1947 - Eckert-Mauchly Computer Corporation
 - UNIVAC I (Universal Automatic Computer)
- Álgebra matricial, logística, estadística, seguros
- Pasa a Sperry-Rand Corporation
- A fines de los 50 - UNIVAC II
 - Mas rápida
 - Mas memoria

IBM

- Vendía equipamiento para procesamiento de tarjetas perforadas
- 1953 – aparece la serie 701
 - La primera computadora de IBM de programa almacenado
 - Cálculos científicos
- 1955 – la serie 702
 - Aplicaciones de gestión
- Aparece la serie 700/7000

Transistores

- Reemplazan los tubos de vacío
- Menores dimensiones
- Económicos
- Menor disipación y consumo
- Dispositivo de estado sólido
- Silicio
- Desarrollado en 1947 x Laboratorios Bell
- William Shockley

Computadoras Transistorizadas

- Segunda generación
- NCR & RCA producen pequeñas máquinas a transistores
- IBM 7000
- DEC - 1957
 - Produjo la PDP-1

Microelectrónica

- Escala de integración (SI)
- Computadora hecha de compuertas, celdas de memoria e interconexiones
- Fabricados en un solo semiconductor (oblea)

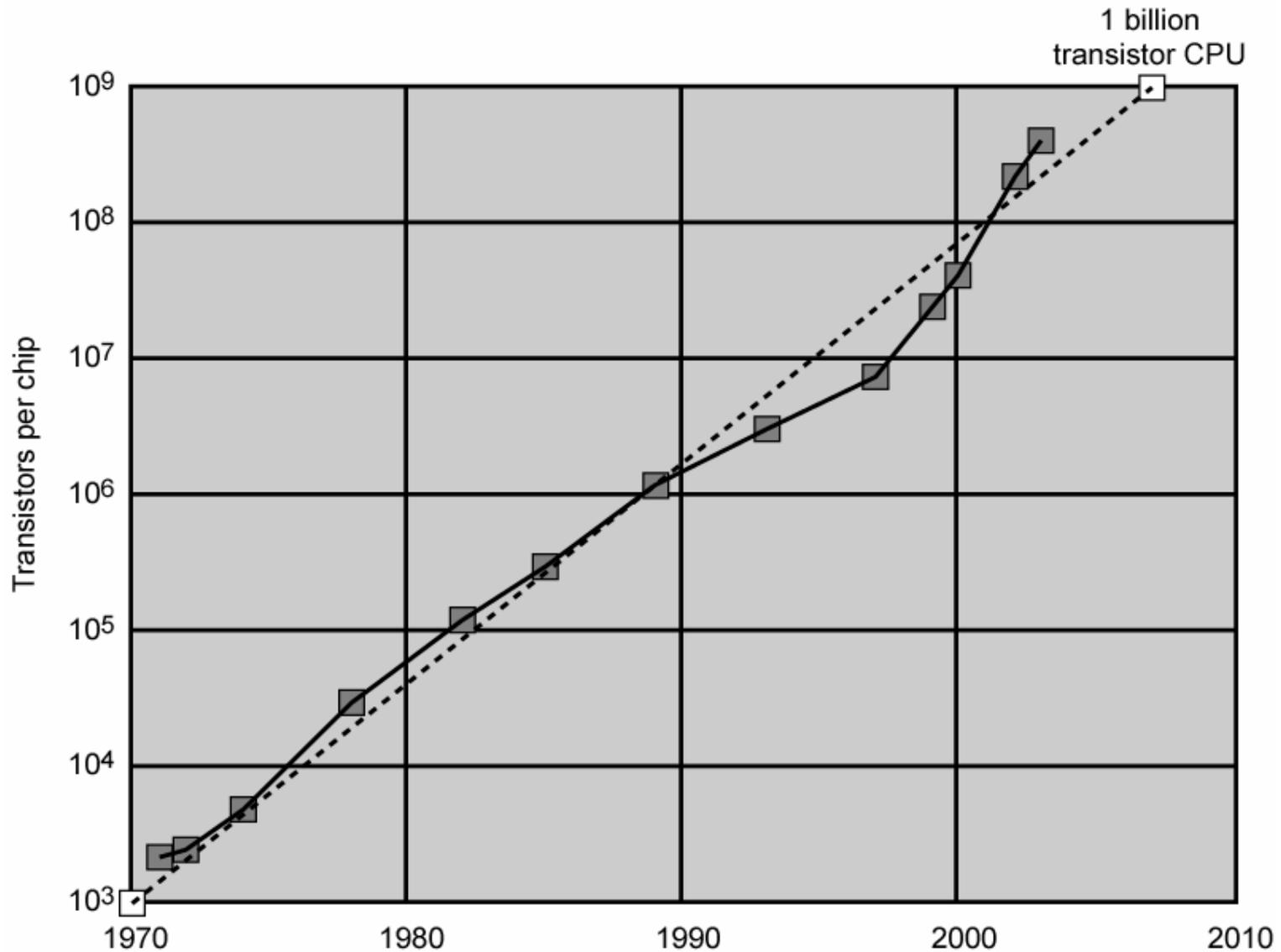
Generaciones

- Tubos de vacío - 1946-1957
- Transistor - 1958-1964
- SSI - 1965
 - Hasta 100 dispositivos en un chip
- MSI - 1971
 - 100-3000
- LSI - 1971-1977
 - 3000 – 100.000
- VLSI - 1978 - 1991
 - 100.000 – 100.000.000
- ULSI – 1991 -
 - Encima de 100.000.000

Ley de Moore

- Aumenta la densidad de los componentes por chip
- Gordon Moore – cofundador de Intel
- El N° de transistores en un chip se duplicará por año
- En los '70 el desarrollo ha decaído un poco
 - N° de transistores se duplica cada 18 meses
- El costo por chip casi no ha cambiado
- Altas densidades significan distancias eléctricas mas cortas, dando mejores rendimientos
- La reducción de tamaño da mas flexibilidad
- Reducción de consumo y disipación (?)
- Menos interconexiones aumentan la confiabilidad

Crecimiento de la densidad



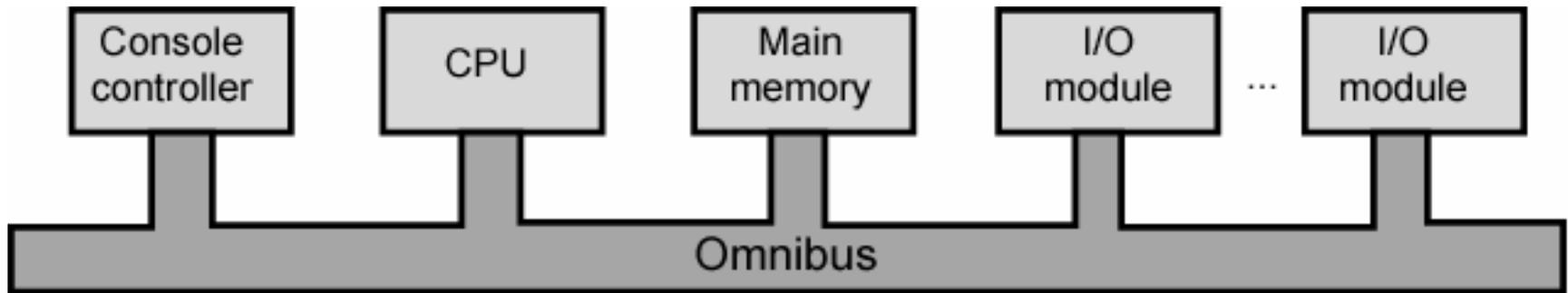
Serie IBM 360

- 1964
- Reemplazó a la 7000 no siendo compatible
- Primera familia *planeada* de computadoras
 - Set de instrucciones similares o idénticos
 - S.O. similares o idénticos
 - Aumento de velocidad
 - Aumento del n° de puertos de E/S (mas terminales)
 - Aumento del tamaño de la memoria
 - Incremento del costo

DEC PDP-8

- 1964
- Primera minicomputadora
- No necesitaba refrigeración
- Pequeña como para ubicarla en una sala de laboratorio
- \$16.000
 - \$100k+ para una IBM 360
- Aplicaciones embebidas y OEM
- **Estructura de Bus**

Bus DEC - PDP-8



Memoria Semiconductora

- 1970
- Fairchild
- Antes se utilizaban núcleos de ferrita
- Con el mismo tamaño un chip almacena 256 bits
- Lectura no destructiva
- Mucho mas rápida que los núcleos de ferrita
- Su capacidad se duplica cada año

Intel

- 1971 - 4004
 - Primer microprocesador
 - Toda la CPU en un solo chip
 - 4 bit
- En 1972 - 8008
 - 8 bit
 - Ambos diseñados para aplicaciones específicas
- 1974 - 8080
 - Primer microprocesador de propósito general

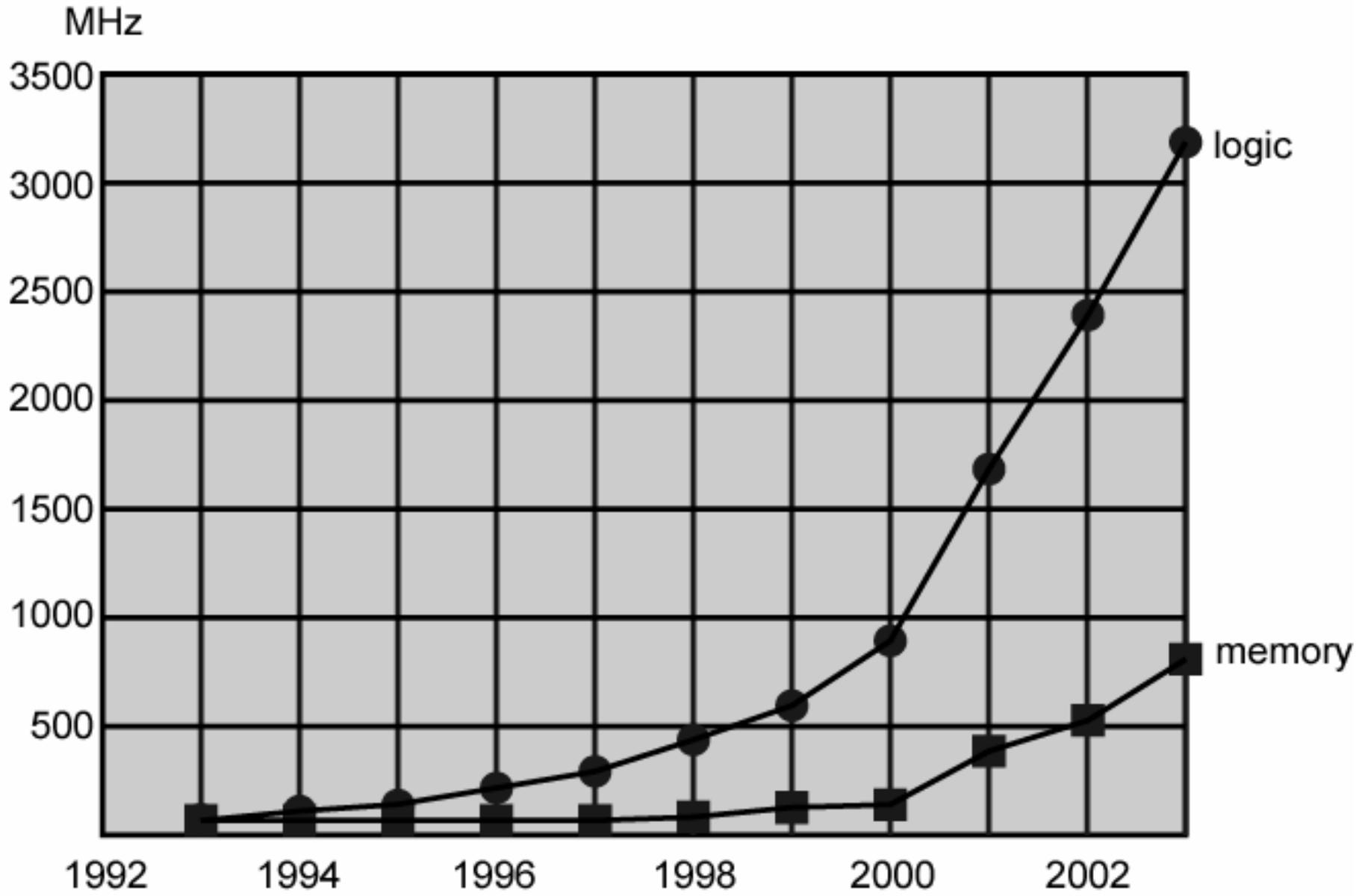
Mejorando las prestaciones

- Pipelining
- Cache On board
- Cache On board L1 & L2
- Predicción de salto
- Análisis de flujo de datos
- Ejecución especulativa

Equilibrio de prestaciones

- La velocidad de los procesadores aumentaron
- La capacidad de la memoria sigue en aumento
- La velocidad de uno y otra no son las mismas

Brecha entre Prestaciones de Lógica y Memoria



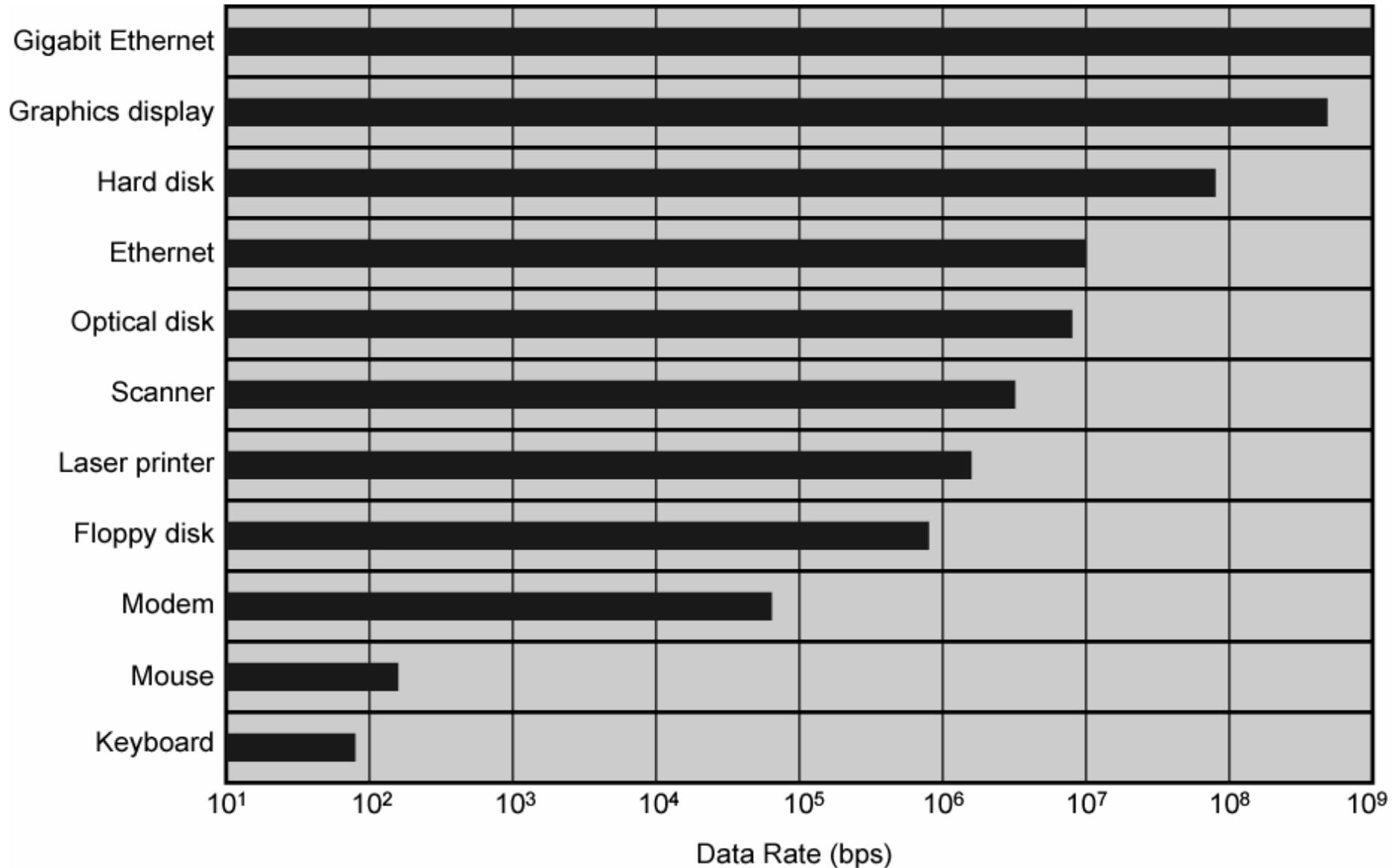
Soluciones

- Aumentar el número de bits recuperados a la vez
 - Hacer DRAM “ancha” en ves de “profunda”
- Cambiar la interfase DRAM
 - Cache
- Reducir la frecuencia de acceso a la memoria
 - Caches mas complejos y caches en chip
- Aumentar el ancho de banda de la interconexión
 - Buses de alta velocidad
 - Buses Jerárquicos

Dispositivos de E/S

- Periféricos con demanda intensiva de e/s
- Demandan altas tasas de transferencia
- El procesador puede manejar esto
- Problema moviendo los datos
- Soluciones:
 - Caching
 - Buffering
 - Buses de interconexión con mas alta velocidad
 - Estructuras de bus mas elaboradas
 - Configuraciones multi-procesador

Valores típicos tasa de transferencia de E/S



La clave es el equilibrio

- Componentes del procesador
- Memoria principal
- Dispositivos de E/S
- Estructuras de interconexión

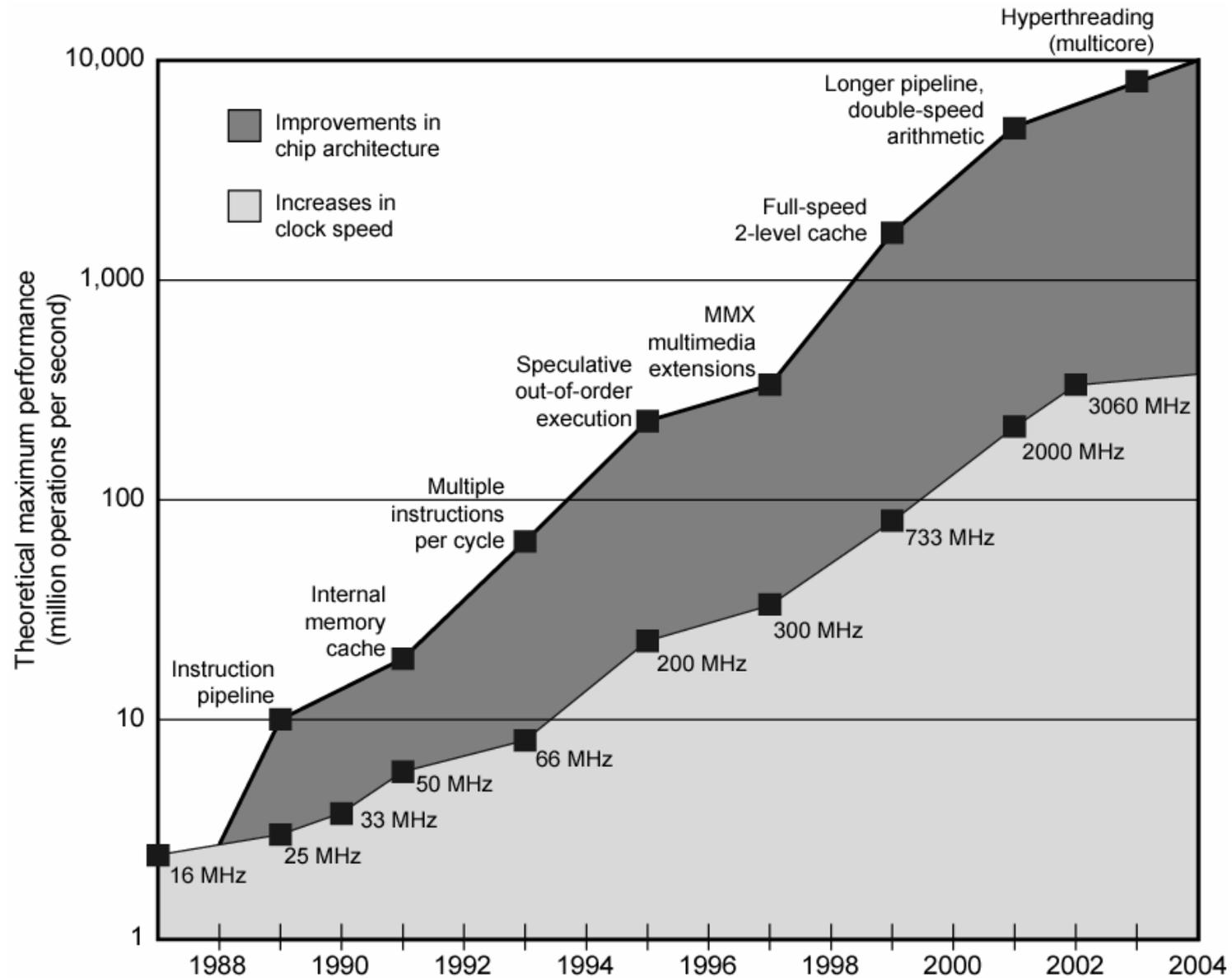
Mejoras en la organización y la arquitectura en el chip

- Aumentar la velocidad de hardware del procesador
 - Fundamentalmente debido a la disminución del tamaño de las compuertas
 - Mas compuertas, empaquetadas mas ajustadamente, incrementando la velocidad del reloj
 - Se reduce el tiempo de propagación de las señales
- Aumentar el tamaño y velocidad de los caches
 - Dedicando parte del chip del procesador
 - Tiempo de acceso cambia dramáticamente
- Cambiar la organización y arquitectura del procesador
 - Aumentando la velocidad efectiva de ejecución
 - Paralelismo

Problemas con la velocidad del reloj y la densidad de la lógica

- Potencia
 - Potencia aumenta con la densidad y la velocidad del reloj
 - Disipación del calor
- Retraso RC
 - La velocidad a la cual circulan los electrones está limitada por la resistencia y la capacitancia de los conductores
 - El retraso aumenta con el producto RC
 - Los conductores mas delgados, aumentan la resistencia
 - Conductores muy cercanos, aumentan la capacitancia
- Latencia de la memoria
 - La velocidad de la memoria está desfasada de la del procesador
- Solución:
 - Mas énfasis en las aproximaciones en la organización y arquitectura

Prestación Microprocesador Intel



Aumento de la capacidad del Cache

- Típicamente hay de 2 a 3 niveles de cache entre procesador y memoria
- Aumento de la densidad del chip
 - Hay mas memoria cache en el chip
 - Acceso mas rápido
- El Pentium dedicó el 10% del área del chip para cache
- Pentium 4 dedicó casi el 50%

Lógica de ejecución mas compleja

- Habilitación de la ejecución en paralelo de instrucciones
- Pipeline trabaja como una línea de ensamblaje
 - Diferentes etapas de ejecución de distintas instrucciones se hacen a la vez
- Tecnología superescalar permite múltiples pipelines dentro de un simple procesador
 - Instrucciones que no dependen de otras pueden ser ejecutadas en paralelo

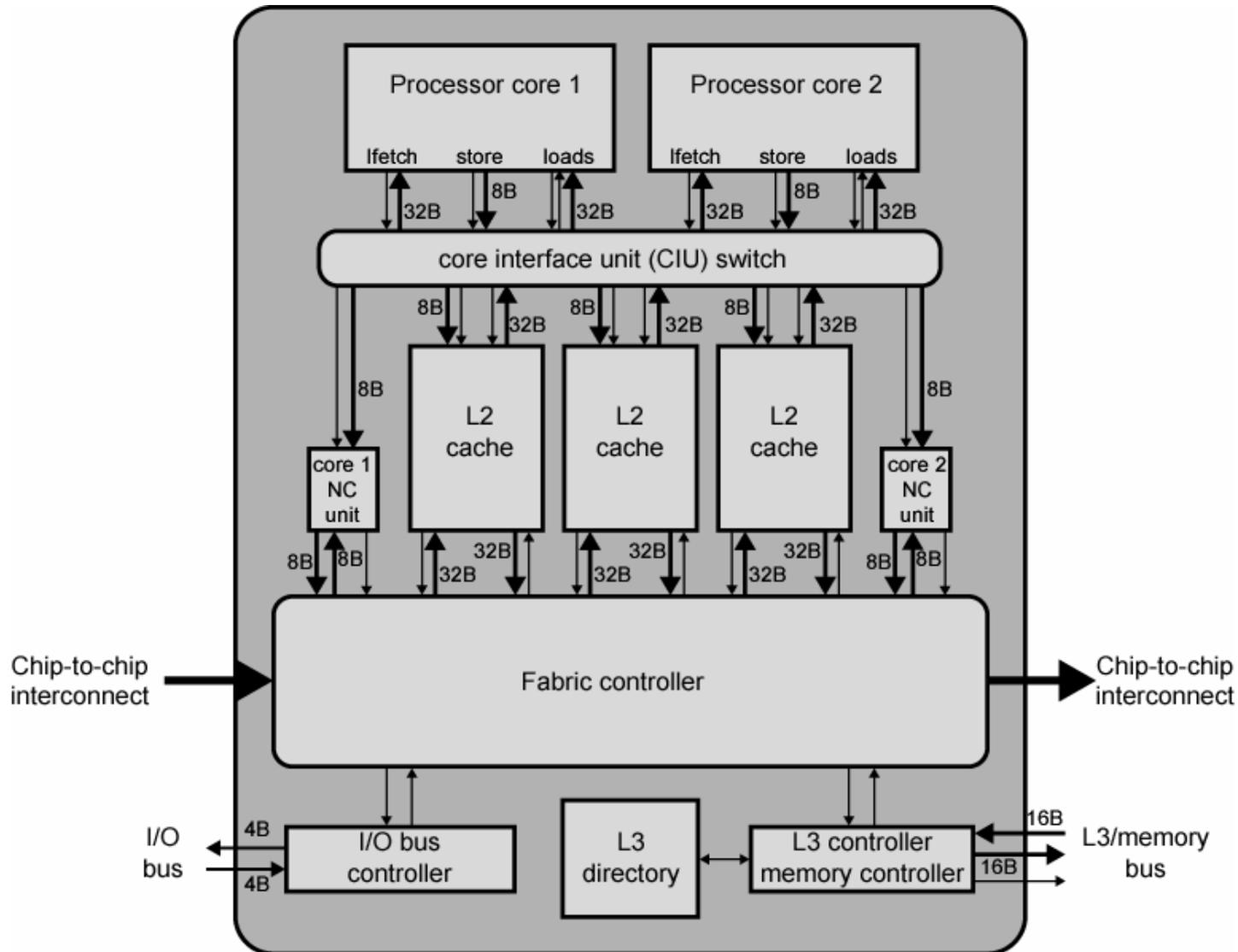
Disminución de las ganancias

- Complejidad de la organización interna de los procesadores
 - Se puede conseguir mucho del paralelismo
 - Un gran aumento probablemente no rinda mucho
- Los beneficios del cache han llegado a su límite
- Aumentar la velocidad del reloj aumenta el problema de la disipación de la potencia
 - Algunos límites físicos están siendo alcanzados

Nuevas aproximaciones Múltiples Núcleos

- Múltiples procesadores en un solo chip
 - Con gran cache compartido
- Dentro de un procesador, el aumento en el desempeño se logra con un mayor aumento de la complejidad
- Si los programas pueden utilizar múltiples procesadores, el doble de procesadores casi duplicaría las prestaciones
- Entonces, usar 2 simples procesadores en un chip es preferible que aumentar la complejidad del procesador
- Con dos procesadores, se justifican caches mas grandes
 - El consumo de energía de la memoria es menos que la de procesamiento
- Ejemplo: IBM POWER4
 - Dos núcleos basados en un PowerPC

Organización del POWER4



NC = noncacheable