

# Grundlagen zum Aufbau und Test digitaler Schaltungen

[www.geocities.com/hackingcrew2000](http://www.geocities.com/hackingcrew2000)

## Grundlagen:

### *ADU (Analog–Digital–Umsetzer)*

Wandelt analoge physikalische Größen in digitale Zeichenfolgen um. Jeder analogen Größe wird eine Codesequenz zur Darstellung des Zahlenwertes zugeordnet.

### *Quantisierung*

Aufteilung eines Messwerts in eine Anzahl gleichgroßer Abschnitte, so dass einem Messwert immer ein ganzzahliges Vielfaches des kleinsten Schrittes (Messquant) entspricht. Dadurch können beim Quantisieren des Wertebereichs nur endlich viele Werte realisiert werden, wodurch sich eine Messunsicherheit von  $\pm 1$  ergibt. Diese Messunsicherheit heißt Quantisierungsfehler.

### *Vor- und Nachteile*

Die Genauigkeit des Signals ist abhängig von der Datenrate. Die benötigte Abtastfrequenz muss mindestens doppelt so groß sein wie der maximal abzuspeichernde Frequenzwert. Oberhalb von 0 dB (ausgehend von einer  $-\infty$  logarithmischen Skala) gibt es Signalverzerrungen. Langfristiges Speichern von Daten und eine Resistenz gegenüber Störeinflüssen sprechen für eine Digitalisierung.

### *paralleler / serieller Transfer*

Mehrere Bits (üblicherweise acht) werden gleichzeitig übertragen und beschleunigen den Datentransfer. Alternativ stehen mehr Bits zur Signaldarstellung zur Verfügung. Bei Fehlern muss allerdings das gesamte Datenpaket neu übertragen werden. Bei Verwendung von Hardware-Flusskontrollen (Paritätsprüfungen) ist eine Fehlererkennung möglich. Im Gegensatz zum Paralleltransfer werden beim seriellen Übertragen die Daten sequentiell (nacheinander) übertragen. Dies ist zwar langsamer, aber sicherer als der Paralleltransfer.

### *positive / negative Logik*

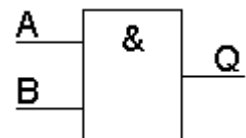
Darunter versteht man das Zutreffen einer Aussage, wenn ein mathematischer Term korrekt ist oder wenn Strom fließt. Fließt kein Strom oder ist ein mathematischer Ausdruck falsch, gilt dies in der negativen Logik als wahr.

## Gattertypen:

### AND (UND)

Der Ausgang Q ist nur dann 1, wenn alle Eingänge 1 sind.

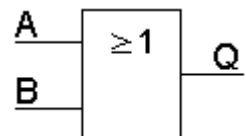
Der Ausgang Q ist dann 0, wenn mindestens ein Eingang 0 ist.



### OR (ODER)

Der Ausgang Q ist dann 1, wenn mindestens ein Eingang 1 ist.

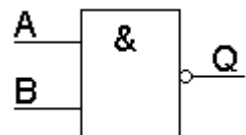
Der Ausgang Q ist nur dann 0, wenn alle Eingänge 0 sind.



### NAND (NICHT UND)

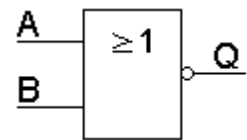
Der Ausgang Q ist 0, wenn alle Eingänge gleich 1 sind.

Der Ausgang Q ist 1, wenn mindestens ein Eingang gleich 0 ist.



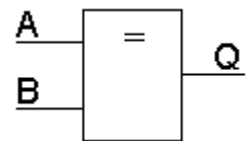
### NOR (NICHT ODER)

Der Ausgang Q ist dann 1, wenn der Eingang A gleich 0 ist.  
Der Ausgang Q ist dann 0, wenn der Eingang A gleich 1 ist.



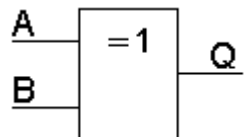
### EXNOR (EXKLUSIVER NOR)

Der Ausgang Q ist 0, wenn alle Eingänge unterschiedlich sind.  
Der Ausgang Q ist 1, wenn alle Eingänge gleich sind.



### EXOR (EXKLUSIVES ODER)

Der Ausgang Q ist 1, wenn alle Eingänge unterschiedlich sind.  
Der Ausgang Q ist 0, wenn alle Eingänge gleich sind.



## Versuchsauswertungen:

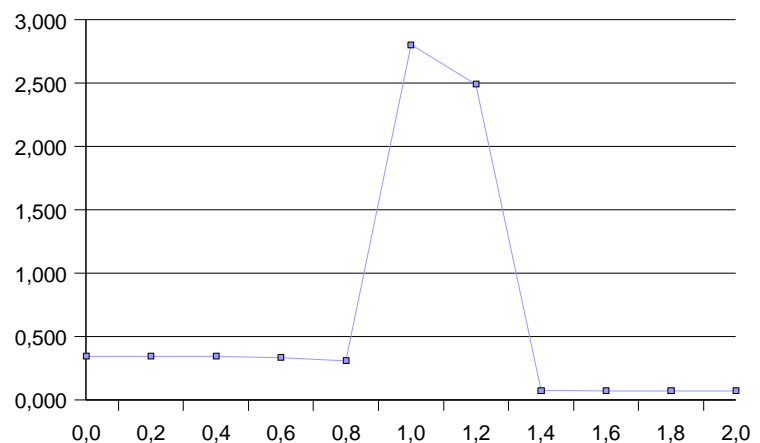
### 1. Aus- und Eingangsspannung

geg.:  $R_1 = 4,7 \text{ k}\Omega$   
 $R_2 = 10 \text{ k}\Omega$   
 $U = 5 \text{ V}$

ges.:  $U_E$ – $U_A$ –Diagramm eines Inverters

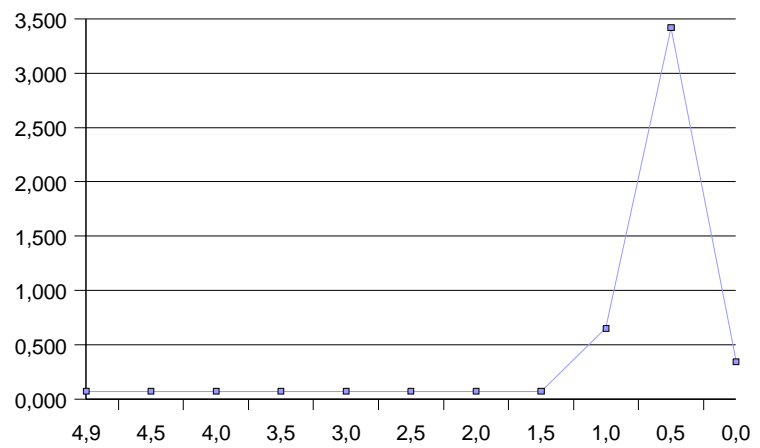
Lös.:

$U_E$ in V	$U_A$ in V
0,0	0,343
0,2	0,343
0,4	0,343
0,6	0,333
0,8	0,308
1,0	2,803
1,2	2,492
1,4	0,073
1,6	0,071
1,8	0,071
2,0	0,071



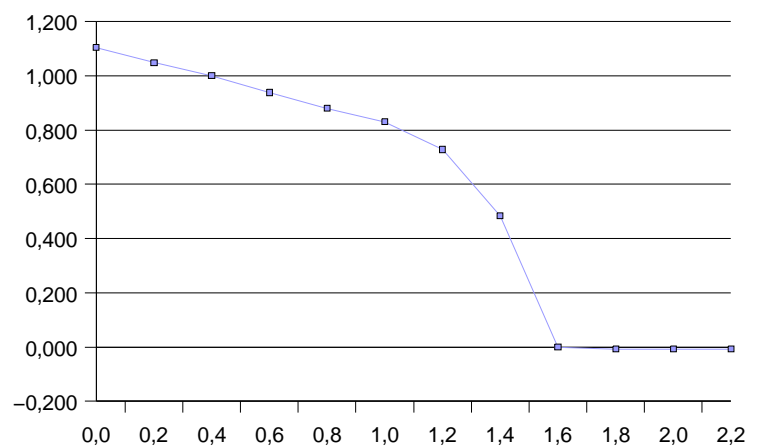
$U_E$ in V	$U_A$ in V
4,9	0,071
4,5	0,071
4,0	0,071
3,5	0,071
3,0	0,071
2,5	0,071
2,0	0,071
1,5	0,071
1,0	0,651
0,5	3,420
0,0	0,343

w



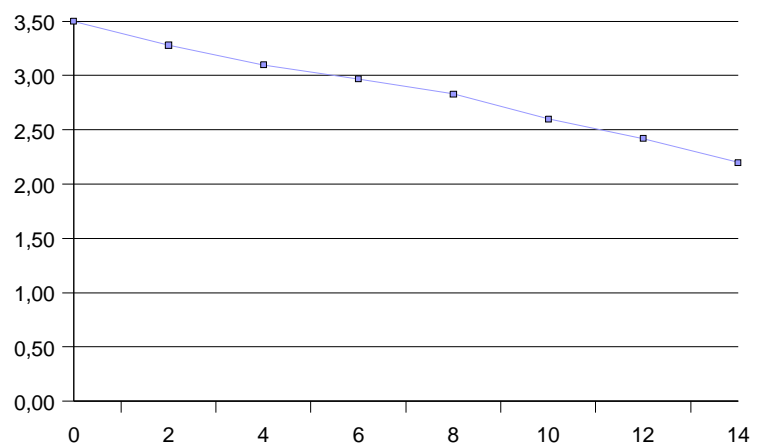
$U_E$ in V	$I_E$ in mA
0,0	1,104
0,2	1,048
0,4	1,000
0,6	0,938
0,8	0,880
1,0	0,830
1,2	0,728
1,4	0,484
1,6	0,000
1,8	-0,007
2,0	-0,007
2,2	-0,007

Lös.:



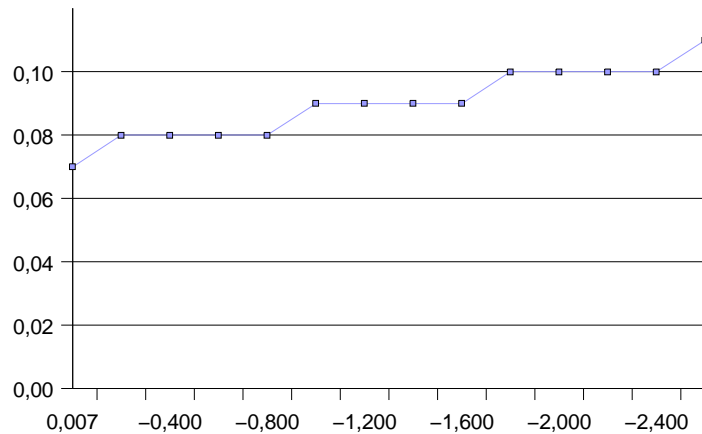
### 3. Ausgangsspannung und -strom bei $U_A = \text{High}$

$I_A$ in mA	$U_A$ in V
0	3,50
2	3,28
4	3,10
6	2,97
8	2,83
10	2,60
12	2,42
14	2,20



#### 4. Ausgangsspannung und -strom bei $U_A = \text{Low}$

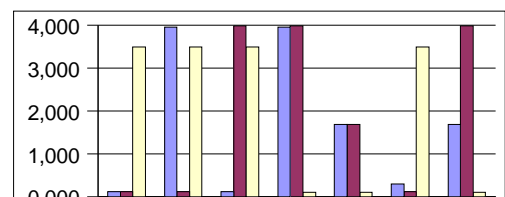
$I_A$ in mA	$U_A$ in V
0,007	0,07
-0,200	0,08
-0,400	0,08
-0,600	0,08
-0,800	0,08
-1,000	0,09
-1,200	0,09
-1,400	0,09
-1,600	0,09
-1,800	0,10
-2,000	0,10
-2,200	0,10
-2,400	0,10
-2,600	0,11



#### 5. Bauelementbedingte Streuungen

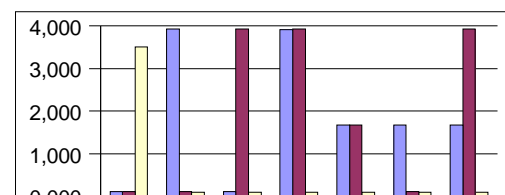
NAND-Gatter:

	Spannung 1	Spannung 2	Ausgangs- spannung
Low – Low	0,120	0,110	3,5
High – Low	3,960	0,117	3,5
Low – High	0,120	3,990	3,5
High – High	3,960	3,990	0,1
Offen – Offen	1,680	1,680	0,1
Offen – Low	0,300	0,117	3,5
Offen – High	1,680	3,990	0,1



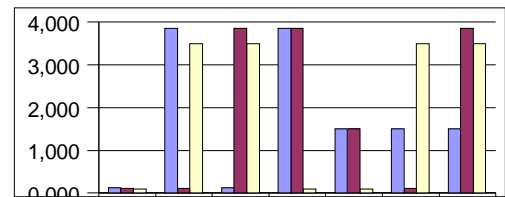
NOR-Gatter:

	Spannung 1	Spannung 2	Ausgangs- spannung
Low – Low	0,120	0,119	3,5
High – Low	3,930	0,117	0,1
Low – High	0,120	3,920	0,1
High – High	3,910	3,920	0,1
Offen – Offen	1,680	1,680	0,1
Offen – Low	1,680	0,117	0,1
Offen – High	1,680	3,920	0,1



Antivalenz:

	Spannung 1	Spannung 2	Ausgangs- spannung
Low – Low	0,120	0,117	0,1
High – Low	3,860	0,115	3,5
Low – High	0,120	3,860	3,5
High – High	3,860	3,860	0,1
Offen – Offen	1,500	1,509	0,1
Offen – Low	1,500	0,115	3,5
Offen – High	1,500	3,850	3,5



#### 6. Einfluss offener, nicht beschalteter Eingänge

NAND–Gatter		
Eingang 1	Eingang 2	Ausgang
Low	Low	High
High	Low	High
Low	High	High
High	High	Low
Offen	Offen	Low
Offen	Low	High
Offen	High	Low

NOR–Gatter		
Eingang 1	Eingang 2	Ausgang
Low	Low	High
High	Low	Low
Low	High	Low
Low	High	Low
Low	Offen	Low
Low	Low	Low
Low	High	Low

Thank you for using official hackingcrew2000 stud stuff !



[www.geocities.com/hackingcrew2000](http://www.geocities.com/hackingcrew2000)